

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

corr. US 5-450-526

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

特許第3218107号
(P3218107)

(45) 発行日 平成13年10月15日 (2001. 10. 15)

(24) 登録日 平成13年 8 月 3 日 (2001. 8. 3)

(51) Int.Cl. ⁷	識別記号	F I
G 0 6 T 7/00	3 5 0	G 0 6 T 7/00 3 5 0 E
G 0 6 F 9/44	5 5 4	G 0 6 F 9/44 5 5 4 L
G 0 6 K 9/46		G 0 6 K 9/46 A
9/68		9/68 A
G 0 6 N 3/00	5 4 0	G 0 6 N 3/00 5 4 0 A

請求項の数 2 (全 8 頁)

(21) 出願番号 特願平5-14187

(22) 出願日 平成 5 年 1 月 29 日 (1993. 1. 29)

(65) 公開番号 特開平6-231259

(43) 公開日 平成 6 年 8 月 19 日 (1994. 8. 19)

審査請求日 平成11年 5 月 11 日 (1999. 5. 11)

(73) 特許権者 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72) 発明者 小路 祐吉

福岡県福岡市博多区東比恵 2 - 9 - 29

アポロ電子工業株式会社 福岡 T C セン
ター内

(72) 発明者 王 征成

福岡県福岡市博多区東比恵 2 - 9 - 29

アポロ電子工業株式会社 福岡 T C セン
ター内

(74) 代理人 100082164

弁理士 小堀 益

審査官 松浦 功

最終頁に続く

(54) 【発明の名称】 ファジィニューロン

(57) 【特許請求の範囲】

【請求項 1】 メンバーシップ関数、そのメンバーシ
ップ関数の識別子、

及びそのメンバーシップ関数の各エレメントに対応する
各画素の番地の 3 つのデータを一組にして格納するメン
バーシップ関数メモリと、

演算の途中結果を格納するためのテンポラリーメモリ
と、

前記番地データに従って、パターンデータを画像メモリ
から呼び出す手段と、

前記識別子データに従って、演算の途中結果を前記テン
ポラリーメモリから呼び出す手段と、

前記メンバーシップ関数、パターンデータ、演算の途中
結果とを使って演算を行い、その結果を前記識別子の信
号に従って再び前記テンポラリーメモリに格納する手段

と、

メンバーシップ関数メモリ内のデータを全て呼び出し終
わった後に、前記テンポラリーメモリに格納されている
データ全てについての最小値演算を行う手段とを備える
ことを特徴とするファジィニューロン。

【請求項 2】 メンバーシップ関数及びそのメンバーシ
ップ関数の各エレメントに対応する各画素の番地の 2 つ
のデータを一組にして格納するとともに、メンバーシ
ップ関数の区切り毎に区切りを示す信号を有するメンバ
ーシップ関数メモリと、

演算の途中結果を格納するためのテンポラリーメモリ
と、

前記メンバーシップ関数の区切りを示す信号がメンバ
ーシップ関数メモリから呼び出されるたびにカレントアド
レスを更新する手段と、

前記番地データに従って、パターンデータを画像メモリから呼び出す手段と、

前記メンバーシップ関数およびカレントアドレスで指定される領域から呼び出された演算の途中結果とを使って演算を行い、その結果を、再び前記テンポラリーメモリのカレントアドレスに格納する手段と、

メンバーシップ関数メモリ内のデータを全て呼び出し終わった後に、前記テンポラリーメモリに格納されているデータ全てについての最小値演算を行う手段とを備えることを特徴とするファジニューロン。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、画像認識、音声認識などのパターン認識の分野に用いることのできるファジニューロンに関する。

【0002】

【従来の技術】ファジニューロンは、特徴切り出し線によってパターンの特徴データを抽出し、これとメンバーシップ関数とのファジ演算によってパターン認識を行うものである。

【0003】特徴切り出し線は、水平方向または垂直方向に配置された複数の直線を、全ての認識対象パターンで共通に用いるのが通例である。つまり、特徴切り出し線の形状や位置、本数などを対象パターンによって切り換えるということはない。たとえば特開平2-310782号公報（以下「文献1」という）、山川「ファジ理論とニューロ科学との融合ーファジニューロンチップおよびパターン認識システムへのその応用(A Fusion of Fuzzy Logic and Neuroscience - A Fuzzy Neuron Chip and Its Application to a Pattern Recognition System -」国際ファジシステム学会（IFS A）'91（以下「文献2」という）では、0から9の手書き数字を認識するために、図4（a）～（d）に示すような7本の直線状の特徴切り出し線CDL1～7を配置しており、これを全数字に対して共通に用いている。ただし、これは単にシステムの簡便さのためであり、ファジニューロンの原理からくる制約ではない。

【0004】実際、文献1では、対象パターンに応じて最適な特徴切り出し線を選択することが好適であるとして、数字の「0」に対する放物線状の特徴切り出し線（図5（a）のCDL1～4）や英字の「X」に対する同心円状の特徴切り出し線（図5（b）のCDL1～3）を例示している。

【0005】しかし、文献1にも2にも、対象パターンに応じて特徴切り出し線を切り換えるための手段は示されていない。また、そのような実現例もなかった。

【0006】手書き数字のように、対象とするパターンが少なくかつ単純な場合には、全パターンに共通な特徴切り出し線を設定することはそれほど困難ではない。しかし、パターンが多くなるにつれ、あるいは複雑になる

につれ、それは困難になる。

【0007】全てのパターンを網羅するために多数の特徴切り出し線を設定すると、個々のパターンにとっては無駄な特徴切り出し線が多く存在することになり、無駄の多いシステムになる。仮に文献1の実施例のように、不要な特徴切り出し線に対しては演算を実行しないような信号を設けたとしても、処理時間のロスを生じることには否めない。逆に特徴切り出し線の本数を最小限に抑えようとすると、個々のパターンの特徴を十分に拾えなくなり、認識率の低下を招く。

【0008】

【発明が解決しようとする課題】このような従来技術の問題は、特徴切り出し線を全パターン共通にしようとするところに無理があるために起こっている。特徴切り出し線は、パターンの特徴を最もよく抽出できるように、その位置や形状、個数などをパターンごとに任意に設定できることが望ましい。本発明が解決すべき課題は、パターン毎に任意の特徴切り出し領域を設定することができるとする手段を提供することにある。

【0009】

【課題を解決するための手段】本発明は、任意の特徴切り出し領域を設定することが可能なファジニューロンに関するものであり、メンバーシップ関数を格納するメモリに、メンバーシップ関数とそれが対応する画素の番地とを一組にして格納するものである。

【0010】具体的には、第1の手段は、

・以下の3つのデータを一組にして格納するメンバーシップ関数メモリと、

① メンバーシップ関数

② そのメンバーシップ関数の識別子

③ そのメンバーシップ関数の各エレメントに対応する各画素の番地

・演算の途中結果を格納するためのテンポラリーメモリと、

・メンバーシップ関数メモリから呼び出された信号③に従って、パターンデータを画像メモリから呼び出す手段と、

・メンバーシップ関数メモリから呼び出された信号②に従って、演算の途中結果をテンポラリーメモリから呼び出す手段と、

・前記メンバーシップ関数、パターンデータ、演算の途中結果とを使って演算を行い、その結果を信号②に従って再びテンポラリーメモリに格納する手段と、

・メンバーシップ関数メモリ内のデータを全て呼び出し終わった後に、テンポラリーメモリに格納されているデータ全てについての最小値演算を行う手段とを備え、

・前記最小値演算を行う際に、禁止メンバーシップ関数に対しては反転処理を行う手段を備える。

【0011】第2の手段は、

・以下の2つのデータを一組にして格納するメンバー

ップ関数メモリを備え、

① メンバーシップ関数

② そのメンバーシップ関数の各エレメントに対応する各画素の番地

・メンバーシップ関数メモリには、前記①、②のデータをメンバーシップ関数別に予め分類して格納しておき、さらにメンバーシップ関数の区切り毎に区切りを示す信号を挿入しておく。

・また、演算の途中結果を格納するためのテンポラリーメモリを備え、

・メンバーシップ関数の区切りを示す信号がメンバーシップ関数メモリから呼び出されるたびに、テンポラリーメモリのカレントアドレスを更新する手段と、

・メンバーシップ関数メモリから呼び出された信号②に従って、パターンデータを画像メモリから呼び出す手段と、

・前記メンバーシップ関数、パターンデータ、およびテンポラリーメモリのカレントアドレスから呼び出された演算の途中結果とを使って演算を行い、その結果を、再びテンポラリーメモリのカレントアドレスに格納する手段と、

・メンバーシップ関数メモリ内のデータを全て呼び出し終わった後に、テンポラリーメモリに格納されているデ

$$g_j = \bigvee_{i=1}^{K_j} \{ \mu(j, i) \wedge s(j, i) \} \quad \dots \dots (1)$$

$$PRB(X=Y) = \bigwedge_{j=1}^m \{ F(g_j) \} \quad \dots \dots (2)$$

【0016】ここに、

$$F(g_j) = \begin{cases} g_j & \text{MF}(j) \text{ が通過メンバーシップ関数のとき} \\ \bar{g}_j & \text{MF}(j) \text{ が禁止メンバーシップ関数のとき} \end{cases} \quad \dots \dots (3)$$

である。 $s(j, i)$ は、 $\mu(j, i)$ に対応する画素のパターンデータである。また、記号 \vee 、 \wedge はそれぞれ最大値演算、最小値演算を表す。

【0017】ファジィニューロンの演算方法には上記以外に禁止メンバーシップ関数をあらかじめ反転させておくものもあるが、本発明は上に示した演算方法を前提としている。

【0018】以下、本発明の作用を説明する。従来技術では全パターンについて特徴切り出し線が共通であったので、メンバーシップ関数メモリに画素の番地を格納しておく必要がなかった。つまり、画像メモリやセンサ列から送られてくるパターンデータは、画素の番地や送信の順序が全パターン共通にあらかじめ固定されているので、それに合うようにメンバーシップ関数データをメンバーシップ関数メモリに格納しておけばよかった。しかしこのために、特徴切り出し線設定の自由度は、決めら

れた特徴切り出し線の中からの必要なものを選択するとい

う、非常に制限されたものになっていた。(特徴切り出し線の選択は、その特徴切り出し線に対して演算を行うか行わないかを指令する1ビットのコントロール信号によって行われる(文献1)。)

【0012】

【作用】作用を述べる前に、ファジィニューロンの演算について説明しておく。あるパターン X を認識するためのファジィニューロンにおいて、全部で m 個のメンバーシップ関数が設定されているとする。

【0013】各メンバーシップ関数に1から m までの識別子をつけ、これを $MF(j)$ 、 $j=1, 2, \dots, m$ と書く。 $MF(j)$ の設定されている特徴切り出し領域が K_j 個のエレメント(エレメント1個はパターンデータの1画素に対応する。)からなるとき、 $MF(j)$ も K_j 個のエレメントからなる。 $MF(j)$ の i 番目のエレメントの値を $\mu(j, i)$ 、 $i=1, 2, \dots, K_j$ と書く。

【0014】このファジィニューロンに対し、あるパターン Y のパターンデータが与えられたとする。このときファジィニューロンは以下のような演算によって、与えられたパターン Y が X と同じである可能性 $PRB(X=Y)$ を算出する。

【0015】

【数1】

【数2】

【0019】これに対し、本発明はメンバーシップ関数メモリに画素の番地をメンバーシップ関数と一緒にして格納することにより、特徴切り出し領域の設定をいわばプログラマブルにしたものである。

【0020】前記第1の手段では、メンバーシップ関数メモリからメンバーシップ関数データ $\mu(j, i)$ 、画素の番地 $A(j, i)$ 、メンバーシップ関数の識別子 j とが一緒になって順次呼び出される。画素の番地 $A(j, i)$ は画像メモリのアドレスを指定し、そこに記憶されているパターンデータ $s(j, i)$ を呼び出す。一方、メンバーシップ関数の識別子 j はテンポラリーメ

モリのアドレスを指定し、そこに格納されているデータを読み出す。

【0021】メンバーシップ関数データ $\mu(j, i)$ とパターンデータ $s(j, i)$ とに対し、最小値演算 $\mu(j, i) \wedge s(j, i)$ が実行され、その値とテンポラリーメモリから呼び出されたデータとの最大値演算が実行される。この結果は再び識別子 j の指定するテンポラリーメモリのアドレスに格納される。つまり、テンポラリーメモリには式(1)の演算の途中結果がメンバーシップ関数別に仕分けされて格納されていくことになる。

【0022】なお、演算の開始の時点ではテンポラリーメモリの内容は全て '0' にクリアされている。

【0023】この一連の処理が繰り返される結果、メンバーシップ関数のデータが全て読み出された後にはテンポラリーメモリ内には(1)式の最終結果 g_j が、メンバーシップ関数別に仕分けされて格納されることになる。

【0024】最後にテンポラリーメモリから最終結果 g_j を呼び出し、識別子 j が禁止メンバーシップ関数の識別子である場合は最終結果 g_j を反転する処理を加えた上で(式3)、全体の最小値演算を行えば式2のPRB ($X=Y$) が得られる。

【0025】前記第2の手段では、メンバーシップ関数メモリ内のデータはメンバーシップ関数の識別子の順にあらかじめソーティングされている。このためメンバーシップ関数識別子は不要であり、その代わりにメンバーシップ関数の区切りを示す信号 C_3 が挿入されている。

【0026】 C_3 が呼び出されるたびにテンポラリーメモリのカレントアドレスはインクリメントされていく。その他の処理は第1の手段の場合と同じであり、メンバーシップ関数メモリの内容が全て読み出された後にはやはり、テンポラリーメモリ内にはメンバーシップ関数別に g_j が格納されていることになる。

【0027】最後に、第1の手段の場合と同様にPRB ($x=y$) を計算して処理を終了する。

【0028】

【実施例】図1に前記第1の手段に係る実施例を示す。画像メモリ101には、認識しようとするパターンのパターンデータが格納されている。パターンデータは2値化されたものでも、そうでなくてもよい。アドレス $A(j, i)$ には1画素分のパターンデータ $s(j, i)$ が格納されている。

【0029】メンバーシップ関数メモリ102には以下のデータが一組になって格納されている。

- ① メンバーシップ関数データ $\mu(j, i)$
- ② メンバーシップ関数の識別子 J
- ③ $\mu(j, i)$ に対応する画素のデータが格納されている画像メモリのアドレス $A(j, i)$
- ④ 禁止メンバーシップ関数であるか通過メンバーシッ

プ関数であるかを示す1ビットの信号 E/I

通過メンバーシップ関数ならば $E/I=1$ 、禁止メンバーシップ関数ならば $E/I=0$ とする。

⑤ データが有効なデータであるかダミーデータであるかを示す1ビットの信号 C_2 $C_2=1$ ならばダミーデータ

⑥ 上記①～⑤のデータの終了を示す1ビットの信号 C_1

$C_1=1$ ならばデータ終了

【0030】なおこれらのデータは有効データ、ダミーデータ、データ終了宣言信号の3種類に別れ、図1のように順に格納されている。 C_1 、 C_2 の信号の組み合わせがこれらを区別している。

【0031】有効データは式1の演算に実際に使われるデータである。 C_1 、 C_2 は0、0である。

【0032】ダミーデータは全処理を終了させるために使われるもので、式1～3の演算には使われない。 C_1 、 C_2 は0、1である。また、メンバーシップ関数データ $\mu(j, i)$ には全て '1' を、識別子 J には $m+1$ を(メンバーシップ関数の個数 $=m$ のとき)、その他には任意のデータを格納しておく。

【0033】データ終了宣言信号は、メンバーシップ関数メモリ内のデータの終了を宣言するもので、これも式1～3の演算には使われない。 C_1 、 C_2 は1、1である。

【0034】次に本実施例の動作について説明する。

1. 式1の演算実行

処理の開始と同時にテンポラリーメモリ103の内容はクリアされ、カウンタ50がカウントアップを開始する。カウンタ50はメンバーシップ関数メモリ103のアドレスを順次インクリメントし、メンバーシップ関数メモリから前記①～⑤のデータが順次読み出される。

【0035】データが有効データである間は、信号 C_1 によってスイッチ SW_1 が0側に入り、識別子 J がテンポラリーメモリ103のアドレスを指定する。テンポラリーメモリ103はクロック信号 CLK の半周期毎に $READ$ モードと $WRITE$ モードを繰り返す。この繰り返しはメンバーシップ関数メモリからのデータ読み出しと同期がとられている。

【0036】メンバーシップ関数メモリから読み出されたデータのうち E/I と C_2 は、そのままテンポラリーメモリ103の J アドレスに書き込まれる。一方、メンバーシップ関数データ $\mu(j, i)$ は以下のような処理経路を通り、その結果が同アドレスに書き込まれる。

【0037】メンバーシップ関数データ $\mu(j, i)$ はまず最小値演算回路20の一方の入力端子に入る。同回路の他方の入力端子には画像メモリ101の $A(j, i)$ 番地のパターンデータ $s(j, i)$ が入力される。(このデータはORゲート11を通るが $C_2=0$ であるので、そのまま通過する。)最小値演算回路20の出力

$\mu(j, i) \wedge s(j, i)$ は最大値演算回路21の一方の入力端子に入力される。他方の端子にはテンポラリーメモリ103のJ番地から読み出されたデータが入力され、両者の最大値演算結果が再びテンポラリーメモリ103のJ番地に格納される。

【0038】メンバーシップ関数メモリ102から有効データが全て呼び出された後には、テンポラリーメモリ103の1～m番地に、3式の結果 g_j と E/I とC2とがメンバーシップ関数別に格納される。

【0039】次にメンバーシップ関数メモリ102からダミーデータが読み出される。ダミーデータではC2=1であるのでORゲートは1を出力する。また $\mu(j, i)$ も全て‘1’であるから最小値演算回路20および最大値演算回路21の出力は1になり、テンポラリーメモリ103のm+1番地には、C2=1、 $g_1=1, \dots, 1$ が格納される。

【0040】2. 式2, 3の演算実行

メンバーシップ関数メモリからは最後にデータ終了宣言信号が読み出される。このとき初めてC1=1となり、C1によってカウンタ50はカウントアップをストップする。また、スイッチSW1は1側に切り替わり、カウンタ51はカウントアップを始める。さらに、ORゲート10の出力はHに固定され、この結果テンポラリーメモリ103はREADモードに固定され書き込みを禁止される。また、スイッチSW2は1側に切り替わる。

【0041】カウンタ51のカウントアップによってテンポラリーメモリ103のデータが順次読み出される。1～mまでのアドレスには各メンバーシップ関数についての g_j ($j=1, 2, \dots, m$) の計算結果と、そのメンバーシップ関数が禁止メンバーシップ関数であるか通過メンバーシップ関数であるかを示す E/I と、C2=0とが、前述の処理の結果、格納されている。

【0042】 $E/I=1$ の場合はスイッチSW3は1側に、 $E/I=0$ の場合は0側につながり、この結果、通過メンバーシップ関数の場合は g_j そのものが、禁止メンバーシップ関数の場合には g_j の反転されたものが、ミニマムホールド回路22に入力される。反転処理はインバータ12によって行われる(3式)。

【0043】ミニマムホールド回路22は時系列データの最小値を求める回路である。内部にレジスタを持ちデータを保持している。現在保持しているデータと入力データとを比較し、入力データの方が小さい場合はレジスタの内容を入力データで書き換えるという処理を行う。

【0044】テンポラリーメモリ103から g_j ($j=1, 2, \dots, m$) もしくはその反転データが順次ミニマムホールド回路22に送られていく結果、最終的にはミニマムホールド回路22には式2の演算結果PRB(X, Y)が保持され、これが端子PRBに出力されることになる。

【0045】3. 全処理の終了

最後にテンポラリーメモリ103のm+1番地からダミーデータが読み出される。このデータでは $g_j=1, 1, \dots, 1$ になっているので、ミニマムホールド回路22の出力には影響を与えない。C2は初めて1になり、カウンタ51のカウントアップを停止させるとともに、端子ENDに1を出力して全処理が終了したことを宣言する。

【0046】なお、パターンデータが2値化されている場合には、最小値演算回路20はANDゲートで置き換えることができる。

【0047】図2に、第2の手段に係る実施例を示す。メンバーシップ関数102には以下のデータが一緒に格納されている。

- ① メンバーシップ関数データ $\mu(j, i)$
- ② $\mu(j, i)$ に対応する画素のパターンデータが格納されている画像メモリのアドレス $A(j, i)$
- ③ メンバーシップ関数の区切りを示す1ビットの信号C3。各メンバーシップ関数の最初だけC3=1とする。
- ④ 禁止メンバーシップ関数であるか通過メンバーシップ関数であるかを示す1ビットの信号 E/I
通過メンバーシップ関数ならば $E/I=1$ 、禁止メンバーシップ関数ならば $E/I=0$ とする。
- ⑤ データが有効データであるかダミーデータであるかを示す1ビットの信号C2
C2=1ならばダミーデータ メンバーシップ関数メモリ102
- ⑥ 上記①～⑤のデータの終了を示す1ビットの信号C1=1
C1=1ならばデータ終了

【0048】上記①～⑥のデータは、あらかじめメンバーシップ関数別にソーティングされている。つまり、まず識別子J=1のメンバーシップ関数のデータが、最後にJ=mのメンバーシップ関数のデータが格納されている。(メンバーシップ関数が全部でm個の場合。)そして、各メンバーシップ関数のデータの最初だけC3=1となっている。

【0049】C3は実施例1における識別子Jと同じ働きをする。すなわち、C3が1になるたびにカウンタ52は一つずつカウントアップする。C3はメンバーシップ関数の区切りごとに1にしているので、実施例1と同様にテンポラリーメモリ103にはメンバーシップ関数ごとに g_j が格納されることになる。その他は全て実施例1と同じである。

【0050】上述したように、本発明は、メンバーシップ関数データに画素の番地を付加することにより、パターン毎に任意の特徴切り出し領域をソフト的に定義できるようにしたものである。たとえば図3(a)～(c)に例示したようなさまざまな特徴切り出し領域CDA1～3を定義できる。

【発明の効果】以上説明したように、本発明によれば以下の効果を奏する。

【0052】② さまざまな特徴切り出し領域を定義できるため、認識に最適な特徴切り出し領域をパターンごとに設定することが可能となり、従来技術に比べ認識率を大幅に上げることができる。

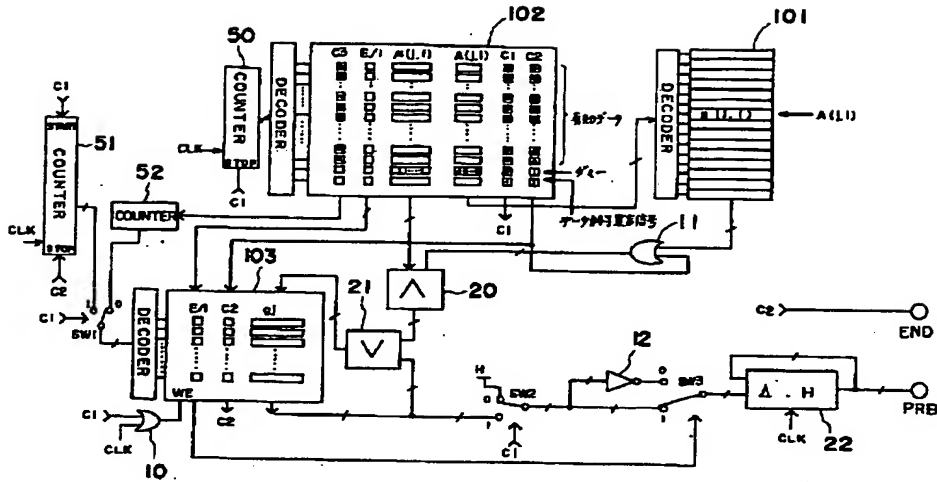
【図 1】 本発明の第 1 実施例を示す回路図である。

【図3】 本発明による特徴切り出し領域の例を示す説明図である。

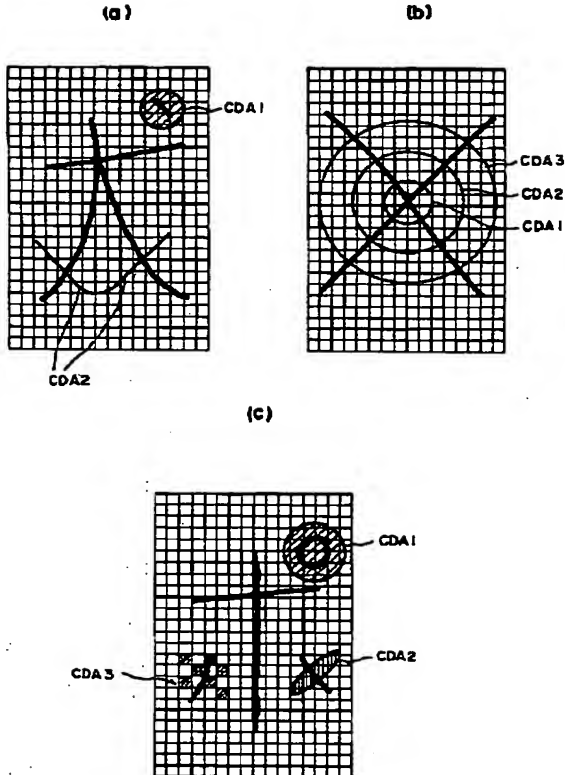
【図5】 同心円状の特徴切り出し線の例を示す説明図である。

10 ORゲート、12 インバータ、20 最小値演算回路、21 最小値演算回路、22 ミニマムホール
ド回路、50、51 カウンタ、101 画像メモリ、
102 メンバシップ関数メモリ、103 テンポラ
リーメモリ

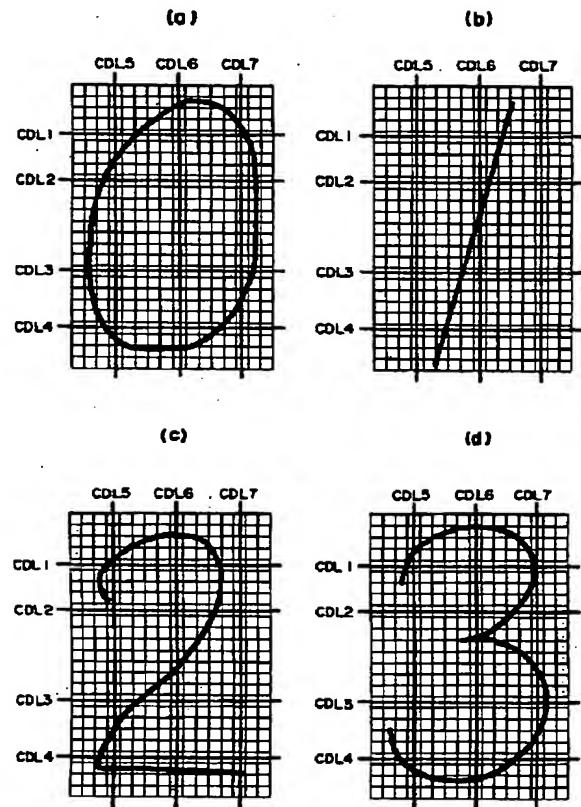
【図2】



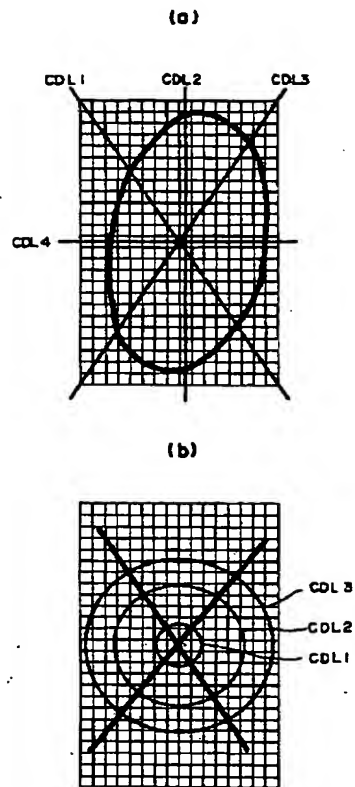
【図3】



【図4】



【図5】



フロントページの続き

- (56) 参考文献 特開 平6-231256 (JP, A)
 特開 平6-194133 (JP, A)
 特開 平3-219385 (JP, A)
 特開 平2-310782 (JP, A)

(58) 調査した分野(Int. Cl. 7, DB名)

G06T 1/00
 G06T 7/00 - 7/60
 G06F 9/44
 G06K 9/46
 G06K 9/68
 G06N 3/00
 JICSTファイル(JOIS)